

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-200159

(43)Date of publication of application : 31.07.1998

(51)Int.Cl.

H01L 33/00

(21)Application number : 09-003003

(71)Applicant : ROHM CO LTD

(22)Date of filing : 10.01.1997

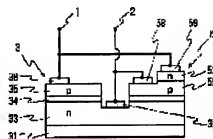
(72)Inventor : SONOBE MASAYUKI  
TSUTSUI TAKESHI  
NAKADA SHUNJI  
ITO NORIKAZU

## (54) SEMICONDUCTOR LIGHT EMITTING ELEMENT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide such a one-chip compact semiconductor light emitting element that is hard to break even when a voltage is applied in a reverse direction to p-side and n-side electrodes of the semiconductor light emitting element.

**SOLUTION:** A light emitting part 3 in which a semiconductor layer containing an n-type layer 33 and a p-type layer 35 is laminated to form a light emitting layer and protection diode 5 in which a semiconductor layer containing an n-type area 53 and a p-type area 55 is provided to a diode, are formed on the same substrate 31, and the n-type layer of the light emitting part 3 and the p-type area of the protection diode 5 are connected electrically with each other and the p-type layer of the light emitting part 3 and the n-type area of the protection diode 5 are also connected electrically with each other.



## LEGAL STATUS

[Date of request for examination]

25.11.2003

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number] 3787202

[Date of registration] 31.03.2006

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-20015

(43) 公開日 平成10年(1998) 7月5

(51) Int. CL<sup>6</sup>

識別記号

F I

H 0 1 L 33/00

H 0 1 L 33/00

A  
L

審査請求 未請求 請求項の数 8 O L 全 8 I

(21) 出願番号 特願平9-3003

(22) 出願日 平成 9 年(1997) 1 月10日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院瀬崎町21番地

(72) 発明者

岡部 肇之

京都市右京区西院瀬崎町21番地 ローム  
株式会社内

(72) 発明者

筒井 敏

京都市右京区西院瀬崎町21番地 ローム  
株式会社内

(72) 発明者

中田 俊次

京都市右京区西院瀬崎町21番地 ローム  
株式会社内

(74) 代理人 弁理士 河村 潤

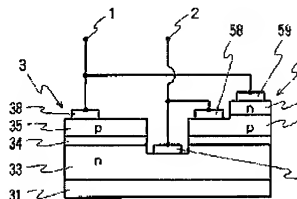
最終頁に続

(54) 発明の名称 半導体発光素子

(57) 【要約】

【課題】 半導体発光素子の p 側電極と n 側電極に対し、逆方向の電圧が印加されても破壊し難い、1 チップで小形の半導体発光素子を提供する。

【解決手段】 (a) 発光層を形成すべく n 形領域 33 および p 形領域 35 を含む半導体層が積層される発光部 3 と、(b) ダイオードを形成すべく n 形領域 53 および p 形領域 55 を含む半導体層が設けられる保護ダイオード部 5、とが同一の基板 31 上に形成され、前記発光部の n 形層と前記保護ダイオード部の p 形領域とが電気的



(2)

特開平10-200159

2

【特許請求の範囲】

【請求項1】 (a) 発光層を形成すべくn形層およびp形層を含む半導体層が積層される発光部と、(b) ダイオードを形成すべくn形領域およびp形領域を含む半導体層が設けられるダイオード部、と同一の基板上に形成され、前記発光部のn形層と前記ダイオード部のp形領域とが電気的に接続され、かつ、前記発光部のp形層と前記ダイオード部のn形領域とが電気的に接続されてなる半導体発光素子。

【請求項2】 前記ダイオード部のn形領域とp形領域とが半導体層の積層構造により形成されてなる請求項1記載の半導体発光素子。

【請求項3】 前記ダイオード部がダブルヘテロ接合構造である請求項2記載の半導体発光素子。

【請求項4】 前記ダイオード部のn形領域とp形領域の少なくとも一方は、他方の導電型の半導体層の一部に不純物が導入されて形成されてなる請求項1記載の半導体発光素子。

【請求項5】 前記発光部のn形層と前記ダイオード部のn形領域、および/または前記発光部のp形層と前記ダイオード部のp形領域との電気的接続が、前記半導体層上に設けられる結縁膜上の配線により行われてなる請求項1、2、3または4記載の半導体発光素子。

【請求項6】 前記発光部のn形層および/またはp形層に接続される電極が前記ダイオード部のp形領域および/またはn形領域に設けられてなる請求項5記載の半導体発光素子。

【請求項7】 前記発光部のn形層とp形層、および前記ダイオード部のp形領域とn形領域にそれぞれ電極が形成され、ワイヤボンディングによりそれぞれの電極が接続される請求項1、2、3または4記載の半導体発光素子。

【請求項8】 発光層を形成すべく第1導電型層および第2導電型層を含む半導体層が積層される半導体積層部からなる発光部と、前記半導体積層部の一部の半導体層が除去されて露出する第1導電型層に不純物の導入により順次形成される第2導電型領域および第1導電型領域からなるダイオード部と、前記露出する第1導電型層上に前記第2導電型領域に跨るように設けられる電極、および前記半導体積層部の第2導電型層と前記ダイオード部の第1導電型領域にそれぞれ接続される電極とを有する請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体発光素子に関する。さらに詳しくは、発光素子チップに逆方向電圧が印加される場合にも発光素子チップがその逆方向電圧

【従来の技術】従来、半導体発光素子は、p形層とn形層とが直接接合するn接合、またはその間に活性層が挟持されるダブルヘテロ接合の構造になっており、p形層とn形層との間に順方向の電圧が印加されることにより、pn接合部または活性層でキャリアが再結合して発光する。

【0003】このような半導体発光素子で、たとえば青色系の光を発光する発光素子チップ（以下、LEDチップという）は、たとえば図9（a）に示されるような構造になっている。すなわち、サファイア基板21上にたとえん形のGaNがエピタキシャル成長されたn形層（クラッド層）23と、バンドギャップエネルギーがクラッド層のそれよりも小さく発光波長を定める材料、たとえばInGaAs系（InとGaの比率が種々変わり得ることを意味する、以下同じ）化合物半導体からなる活性層（発光層）24と、p形のGaNからなるp形層（クラッド層）25とがそれぞれ積層され、その表面にp側（上部）電極28が設けられ、積層された半導体層の一部がエッチングされて露出したn形層23の表面にn側（下部）電極29が設けられることにより形成されている。なお、n形層23およびp形層25はキャリアの閉じ込め効果を向うとさせるため、活性層24側にA1GaAs系（A1とGaの比率が種々変わり得ることを意味する、以下同じ）化合物半導体層が用いられることがある。

【0004】このようなLEDチップは、図9（b）に等価回路図が示されるように、ダイオード構造になっているため、逆方向の電圧が印加されても電流が流れない整流作用を利用して、直流電圧を同電極間に印加しない交流電圧を印加することにより、交流で順方向電圧になる場合にのみ流れる整流作用を利用して発光させる使用方法も採用されている。

【0005】

【発明が解決しようとする課題】通常の半導体発光素子は、電極間に1〜4V程度の電圧が印加されて発光する。しかし、発光素子として用いられるGaAs系やGaP系や窒化ガリウム系などの化合物半導体では、逆方向に印加される電圧に対して弱く、半導体層が破壊されることがある。とくに、窒化ガリウム系化合物半導体においては、その逆耐圧が5V程度と低く、しかもそのバンドギャップエネルギーが大きいので、GaAs系などをした発光素子より動作電圧が4V程度と高く、そのため、交流電圧が印加されたり、外部からサージなどにより逆方向の電圧が印加されると、半導体発光素子が破壊したり、その特性が劣化するという問題がある。

【0006】本発明はこのような問題を解決するために

(3)

特開平10-200159

3

4

る。

【0007】本発明の他の目的は、発光部に保護素子が付加される場合の具体的な構造を提供することにある。

【0008】

【課題を解決するための手段】本発明による半導体発光素子は、(a)発光層を形成すべくn形層およびp形層を含む半導体層が積層される発光部と、(b)ダイオードを形成すべくn形領域およびp形領域を含む半導体層が設けられるダイオード部、とが同一の基板上に形成され、前記発光部のn形層と前記ダイオード部のp形領域とが電気的に接続され、かつ、前記発光部のp形層と前記ダイオード部のn形領域とが電気的に接続されている。

【0009】この構造にすることにより、発光部のダイオード極性と保護素子となるダイオード部のダイオード極性が逆方向で並列に接続されたものが1チップで形成される。そのため、そのまゝ従来のように発光素子ランプやチップ型発光素子に組み込まれ、しかも発光部に逆方向の電圧が印加されるときはダイオード部に対しては順方向になるため、ダイオード部を介して電流が流れて発光部に逆方向の高電圧は印加されない。

【0010】前記ダイオード部のn形領域とp形領域とは、半導体層の積層構造により形成されたり、少なくともその一方が他方の導電形の半導体層の一部に不純物が導入されることにより形成される。積層構造の場合には、バンドギャップエネルギーの小さい半導体層を挟持するダブルヘテロ接合構造にすることもできる。ダブルヘテロ接合構造にすることにより、順方向電圧の低い高効率のダイオードを形成することができる。

【0011】前記発光部のn形層と前記ダイオード部のp形領域、および/または前記発光部のp形層と前記ダイオード部のn形領域との電気的接続が、前記半導体層上に設けられる絶縁膜上の配線により行われることにより、接続を簡単で、しかも確実に行うことができる。さらに、それぞれの半導体層(領域)にワイヤボンディング用の電極(パッド)を設けてワイヤボンディングをしなくても電気的に接続することができるため、製造が簡単になると共にチップを小型化することができる。しかし、急々に電極(パッド)を設けてワイヤボンディングにより電気的に接続してもよい。

【0012】前記発光部のn形層および/またはp形層に接続される電極(パッド)が前記ダイオード部のp形領域および/またはn形領域に設けられることにより、発光部にワイヤボンディング用の電極を設ける必要がなく、発光層で発光する光を遮ることなく放射させることができるため、外部に取り出せる光の割合である外部発光効率向上する。

が除去されて露出する第1導電形層に不純物の導入により順次形成される第2導電形領域および第1導電形領域からなるダイオード部と、前記露出する第1導電形層上に前記第2導電形領域に隣るように設けられる電極、および前記半導体層上部の第2導電形層と前記ダイオード部の第1導電形領域にそれぞれ接続される電極とを有する構造にすれば、発光部の第1導電形層と、ダイオード部の第2導電形領域との接続を1つの電極により同時に形成することができる。

【0014】前記発光素子部が窒化ガリウム系化合物半導体であれば、とくに逆電圧に弱く、また順方向でも高電圧の印加に弱い窒化ガリウム系化合物半導体で用いられる半導体発光素子において、逆電圧やサージなどに対して保護されるため好ましい。ここに窒化ガリウム系化合物半導体とは、III族元素のGaとV族元素のNとの化合物またはIII族元素のGaの一部がAl、Inなどの他のIII族元素と置換したものおよび/またはV族元素のNの一部がP、Asなどの他のV族元素と置換した化合物からなる半導体をいう。

【0015】

【発明の実施の形態】つぎに、図面を参照しながら本発明の半導体発光素子について説明をする。

【0016】本発明の半導体発光素子は、その一実施形態の断面説明図が図1に示されるように、同一の基板(図では薄く書かれているが、実際には半導体層より厚い)31上に発光部3の保護素子としてのダイオード部(以下、保護ダイオード部という)5が形成され、発光部3のp形層35と保護ダイオード部5のn形領域53とがそれぞれp側電極38およびn側電極59を介して電気的に接続され、発光部3のn形層33と保護ダイオード部5のp形領域55とがそれぞれn側電極39および正電極58を介して電気的に接続されている。そしてこれらの接続された端子1、2の間に電圧が印加されると、本発明の半導体発光素子は、このように発光部3と共に保護ダイオード部5が1チップで形成されている。なお、半導体層の電気的接続は、半導体チップの状態では配線により接続されていてもよい。半導体チップの状態ではそれぞれの半導体層に電極が設けられ、リードなどにボンディングされた後に、ワイヤボンディングにより接続されてもよい。

【0017】発光部3は、たとえばサファイア(AI<sub>2</sub>O<sub>3</sub>、単結晶)などからなる基板31上にGa<sub>x</sub>Al<sub>1-x</sub>N系化合物半導体の積層構造からなるn形層33、p形層(クラッド層)よりバンドギャップエネルギーが小さい材料、たとえばInGa<sub>x</sub>N系化合物半導体からなる活性層34、Al<sub>1-x</sub>Ga<sub>x</sub>N系化合物半導体およびGa<sub>x</sub>Nの積層構造からなるp形層35がそれぞれ積層され、図示

5

より形成されている。

【0018】保護ダイオード部5は、前述の発光部3を形成するため積層された半導体層の表面側のp形層をダイオードのp形領域5とし、その上にさらにエピタキシャル成長されたn形半導体層の一部をエッチングして残存した部分をn形領域53とし、それぞれの領域に正電極58および負電極59が設けられることにより形成されている。この保護ダイオード部5は、図1に示される例のように、発光部3と同じ半導体材料、すなわち砒化ガリウム系のような化合物半導体で構成すると、一般にはその順方向電圧（電流が流れ始める電圧で、半導体の種類などにより定まる）が高くなる。後述する保護ダイオード部5の作用からいえばこの順方向電圧が低い方がよい。この保護ダイオード部5の順方向特性は、保護される発光部の逆耐圧特性により決定され、保護ダイオード部5の順方向電圧が発光部の保護しようとする逆方向電圧より低い電圧になるように形成される。

【0019】砒化ガリウム系化合物半導体を用いて順方向電圧を低くするためには、キャリア濃度が大きくなるような不純物、たとえばS<sub>1</sub>、S<sub>2</sub>などを高濃度でドーピングすることにより、砒化ガリウム系化合物半導体を用いても順方向電圧を2.5V程度に小さくすることができ、半導体層の劣化や破壊を防止することができる。保護ダイオード部5の順方向電圧をさらに小さくするためには、シリコンなどの半導体層を増積して保護ダイオード部を形成してもよい。しかし、発光部と同じ半導体材料を用いても、順方向電圧を発光部の駆動電圧より低くすることができ、交流電圧の印加に対して逆方向電圧の印加による劣化を防止することができる。また、これらの化合物半導体もしくはシリコン半導体を堆積してツェナーダイオード部を形成することもできる。

【0020】このように形成された発光部3および保護ダイオード部5は、図2に等価回路図が示されるように、両端子1、2間に発光部3のダイオードLEDと、保護ダイオード部5のダイオードDとがその極性が逆で並列に接続された構造になっている。そのため、両端子1、2の間に電圧が印加された場合、発光部のダイオードLEDに順方向の電圧となる位相のときは、保護ダイオードDには逆方向になるため電流が流れず、LEDに電流が流れて発光する。発光部のLEDに逆方向の電圧となる位相のときは、保護ダイオードDが順方向となって電流が流れ、LEDには電流が流れない。すなわち、通常の発光素子であればその逆方向電圧が完全に発光素子の両端にかかり、発光素子はその電圧に耐えなければならないが、本発明の発光素子によれば、逆方向の電圧の位相のときはその電圧が保護ダイオードDの順方向電圧以上になれば保護ダイオードDを介して電流が流れ、

(4)

り、破壊に至らしめることがない。

【0021】つぎに、図1に示される半導体発光素子の製造法について、図3に示される製造工程図を参照しながら説明をする。

【0022】まず、図3(a)に示されるように、たとえばサファイアからなる基板1上に、有機金属化学気相成長法(MOCVD法)により、キャリアガスに反応ガスおよびドーパントガスを導入して、Ga<sub>n</sub>Nからなる低温バッファ層を介してn形のGa<sub>n</sub>N層およびAlGa<sub>n</sub>N系化合物半導体層からなるn形層33を1〜5μm程度、InGa<sub>n</sub>N系化合物半導体からなる活性層34を0.05〜0.3μm程度、AlGa<sub>n</sub>N系化合物半導体層およびGa<sub>n</sub>N層からなるp形層35を0.2〜1μm程度、さらにGa<sub>n</sub>Nからなるn形半導体層50を0.2〜1μm程度それぞれ積層する。なお、シリコンを積層する場合は、反応ガスとしてシリコン(SiH<sub>4</sub>)を用い、ればよい。

【0023】つぎに、図3(b)に示されるように、保護ダイオードのn形領域53を形成すべく、発光部の形成部および保護ダイオード部の一部のn形半導体層50を、たとえば塩素ガスを主体とする反応性イオンエッチングによりエッチング除去する。

【0024】その後、図3(c)に示されるように、発光部の積層された半導体層の一部を、前述と同様の反応性イオンエッチングによりエッチングしてn形層33を露出させる。その後、発光部のp形層35上にNiおよびAuをそれぞれ蒸着して熱処理することにより、2〜100nm程度の厚さの電流拡散層（図示せず）を形成し、図1に示されるように、たとえばTi/Auの積層構造からなるp側電極38およびTi/Auの合金からなるn側電極39および正電極58、負電極59をそれぞれ形成する。

【0025】図1に示される例では、保護ダイオード部5がp形領域55とn形領域53との積層構造になっているが、このような積層構造でダイオードを形成する場合、n形領域53の半導体層をエピタキシャル成長する前に、活性層と同様のバンドギャップエネルギーの小さい、たとえばInGa<sub>n</sub>N系化合物半導体からなる半導体層をエピタキシャル成長することにより、発光部3と同様のダブルヘテロ接合構造のダイオードを形成することができる。このようなダブルヘテロ接合構造にすることにより、順方向電圧が低く特性のよい保護ダイオード部5を形成することができる。とくに、発光部3が、砒化ガリウム系化合物半導体層からなる場合には、ダイオードの順方向電圧が高くなるため、ダブルヘテロ接合にすることが、順方向電圧が下がり好ましい。その結果、発光部への逆電圧の印加を低くすることができる。

特開平10-200159

5

10

20

30

40

(5)

特開平10-200159

8

に並数などにより形成されており、発光部3のn側電極と保護ダイオード部5の正電極が共通に設けられて共通電極89となっていることに特徴がある。すなわち、図1に示される場合と同様に、サファイアからなる基板31上にn形層33、活性層34、p形層35が堆積され、その積層された半導体層の一部がエッチングにより除去され、露出したn形層33の表面にp形不純物が拡散またはイオン注入などにより導入されてp形領域55が形成され、さらにp形領域55中にn形不純物が拡散またはイオン注入などにより導入されてn形領域53を形成することによりp-n接合のダイオードを形成して、保護ダイオード部5としているものである。そして、n形層33およびp形領域55の両方に跨るように共通電極89を設けることにより、発光部3のn側電極と保護ダイオード部5の正電極とを共通化している。その他の発光部3に関しては、図1に示される例と同じで、同じ符号を付してその説明を省略する。

【0027】図4に示される半導体発光素子の製法について、図5の製造工程図を参照しながら説明をする。まず、前述の図3(a)の半導体層の積層と同様に、基板31上にn形層33、活性層34、およびp形層35をそれぞれ前述と同じ材料で、同じ厚さに形成し、図5(a)に示されるような積層構造にする。

【0028】つぎに、図5(b)に示されるように、発光部3のn側電極の形成部および保護ダイオード部の形成部において、前述の積層された半導体層33〜35を反応性イオンエッチングにより除去してn形層33を露出させる。

【0029】その後、マスクングをして図5(c)に示されるように、並数またはイオン注入法により、Mg、2nなどのp形不純物を導入してp形領域55を形成し、さらにp形領域55内にマスクングをしてSi、S eなどのn形不純物を同様に導入してn形領域53を形成する。その後、前述と同様に電極を形成することにより、図4に示される半導体発光素子のチップが得られる。この電極の形成の際に、図4に示されるように、n形層33とp形領域55の両方に跨るようにパターンニングをすることにより、両者の共通電極89を形成することができる。

【0030】図4に示される例によれば、発光部3のn側電極と保護ダイオード部5の正電極とを共通化しているため、電極の形成個数を減らすことができる。そのため、発光部3のn側電極の形成場所を少なくすることができ、同じチップの大きさに対して発光領域を広くすることができる。その結果、輝度を向上させることができる。またはチップの大きさを小さくすることができる。

すなわち、図6においては、半導体層が積層されると共に各電極も設けられて発光部3および保護ダイオード部5が形成された後に、その表面にSiO<sub>2</sub>またはSi<sub>3</sub>N<sub>4</sub>などの絶縁膜80が設けられ、各電極上にコンタクト孔を設けて再度A1などを蒸着してパターンニングをすることにより、配線17でn側電極39と正電極58とが電気的に接続されているものである。なお、p側電極38と負電極59との接続はそれらに接続されるパッド部83、84のみしか示されていないが、ワイヤボンディングで接続されてもよいし、つぎに説明する図7に示されるように、チップの外周で配線により接続されてもよい。なお、図1と同じ部分には同じ符号を付してその説明を省略する。

【0032】図7には、図6と同様に配線81、82により発光部3のn形層33およびp形層35と保護ダイオード部5のp形領域55およびn形領域53との電気的接続を行う例の平面説明図が示されている。この配線は、図6に示されるように、絶縁膜80を介してA1などの配線により行われる。このような配線により電気的接続を行うことにより、すべてに電極(パッド)を形成しなくてもコンタクト孔を介した小さな面積で電気的接続をすることができる。そのため、外部のワイヤボンディングによる接続のための電極は、配線のいずれかの部分に設けられればよい。その結果、図7に示されるように、発光部3側には電極を形成しないで、保護ダイオード部5の上部に発光部3のp側電極38およびn側電極39を設けることができる。そうすることにより、発光部3の発光面に光を通る電極が形成されず、光の遮断は配線の狭い部分だけであるため、外部に取り出される光の効率である外部発光率が向上する。なお、図7において、破壊で従来のn側電極部およびp側電極部が示されているが、この例ではこれらの領域も発光領域として使用できる。図7においても図1または図6と同じ部分には同じ符号を付してその説明を省略する。

【0033】図8は、p形層35、n形層33、n形領域53、およびp形領域55にそれぞれ電極38、39、59、58が設けられ、それぞれが外部でワイヤボンディングされることにより電気的に接続される場合の電極パターンの例が示されている。図8(a)に示される例は、図1と同様に、保護ダイオード部5のn形領域53とp形領域55が発光部3と結ぶ方向に設けられ、各電極38、39、58、および59がそれぞれ一直線上に並ぶように設けられている例で、図8(b)は発光部3と結ぶ方向と直方方向にn形領域53およびp形領域55が設けられ、n側電極39が発光部の片側に形成される例である。図8において他の図と同じ部分には同じ符号を付してその説明を省略する。

9

造のものであったが、この構造のものに限定されず、他のチャッ化ガリウム系化合物半導体を用いた発光部、GaAs系や、GaP系化合物半導体など他の半導体材料を用いた発光部についても同様である。さらに、n形層とp形層とで活性層を挟持したダブルヘテロ接合構造に限定されることなく、n形層とp形層とが直接接合するpn接合構造の発光部でも同様である。

【0035】さらに、前述の各例では、保護ダイオード部も通常のダイオードの形成であったが、ウェナードイオードを形成することができる。ウェナードイオードを形成することにより、サージなどにより発光部に対して順方向の大きな静電気が印加された場合でも、その静電気は、ウェナードイオードを介して放電され、LEDチップには過大電圧は印加されない。その結果、順方向に大きな電圧が印加されてもLEDチップ3が破壊することがなく、外部からのサージに対しても十分に保護される。なお、この場合、ウェナードイオードは保護すべき電圧（破壊する可能性のある電圧）より低い電圧で決定される。

【0036】

【発明の効果】本発明によれば、発光部に極性が逆方向のダイオード部が逆列に接続されているため、発光部に逆方向の電圧が入力されても逆方向電圧により破壊したり、特性が悪化したりすることがない。その結果、とくに逆耐圧に弱いチャッ化ガリウム系化合物半導体を用いる半導体発光素子であっても、交流駆動に対して何等差し支えなく使用の手がよいと共に、半導体発光素子の信頼性が向上する。

【0037】また、本発明では1個の半導体チップで形成されているため、リード上にそのままダイボンディングをしてワイヤボンディングをしたり、端子電極を両端に有する絶縁基板上にボンディングして接続するだけで逆電圧に対して保護機能を有するランプ型やチップ型の本

(6)

特開平10-200159

10

\* 半導体発光素子が得られる。

【0038】さらに、本発明によれば、発光部上にワイヤボンディング用の電極（パッド）を設けなくてもよい。ため、光の遮断が少なく、発光部としては小形で高輝度の半導体発光素子となる。

【図面の簡単な説明】

【図1】本発明の半導体発光素子の一実施形態の断面説明図である。

【図2】図1の発光部と保護ダイオード部の接続関係の等価回路図である。

【図3】図1の半導体発光素子の製造工程を示す断面説明図である。

【図4】本発明の半導体発光素子の他の実施形態の断面説明図である。

【図5】図4の半導体発光素子の製造工程を示す断面説明図である。

【図6】本発明の半導体発光素子の発光部と保護ダイオード部の接続例を示す断面説明図である。

【図7】本発明の半導体発光素子の発光部と保護ダイオード部の接続例を示す平面説明図である。

【図8】保護ダイオード部および電極パターンの変形例を示す図である。

【図9】従来の半導体発光素子の一例の斜視説明図である。

【符号の説明】

3 発光部

5 保護ダイオード部

31 基板

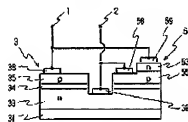
33 n形層

35 p形層

53 n形領域

55 p形領域

【図1】



3 発光部 5 保護ダイオード部

31 基板

33 n形層

35 p形層

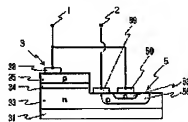
53 n形領域

55 p形領域

【図2】



【図4】



3 発光部 5 保護ダイオード部

31 基板

33 n形層

35 p形層

53 n形領域

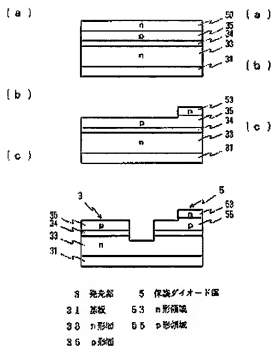
55 p形領域



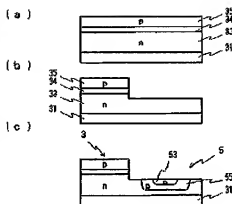
(7)

特開平10-200159

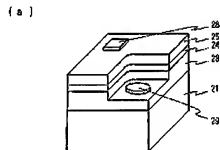
【図3】



【図5】

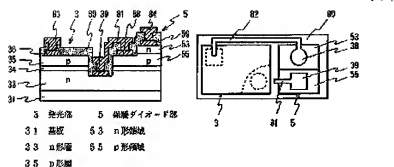


【図9】



【図6】

【図7】



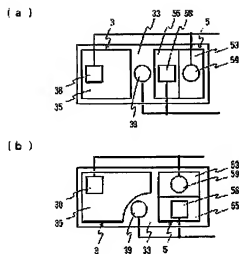
(b)



(8)

特開平10-200159

【図8】




---

 フロントページの続き

(72)発明者 伊藤 雅和  
 京都市右京区西院海崎町21番地 ローム株  
 式会社内